



(1) Japanese Patent Application Laid-Open No. 10-308901 (1998)

"DEFECT DETECTION CIRCUIT FOR SOLID-STATE IMAGING DEVICE AND DEFECT DETECTION CORRECTION CIRCUIT USING THE SAME"

5 The following is an English translation of an extract of the above application.

Detectors 22R, 22G and 22B compare each imaging output level of R, G, B CCD solid-state imaging devices in a 3-chip CCD camera with detection threshold values V_{th_R} , V_{th_G} , V_{th_B} set differently among channels by a threshold value setting circuit 23, to detect a
10 defective pixel with detection sensitivity different from each channel, and an address storage circuit 25 stores address data on the detected defect pixel. On the other hand, a correction pulse generating circuit 31 generates a defect correction pulse at a pixel timing based on address data stored in the address storage circuit 25, and correction circuits 32R, 32G and 32B correct the defect in response to the defect correction pulse.

特開平10-308901

(43)公開日 平成10年(1998)11月17日

(51) Int.Cl.⁶
H 0 4 N 5/335
17/00

識別記号

F I
H 0 4 N 5/335
17/00

P
K

審査請求 未請求 請求項の数 7 OL (全 7 頁)

(21)出願番号 特願平9-118561
(22)出願日 平成9年(1997)5月9日

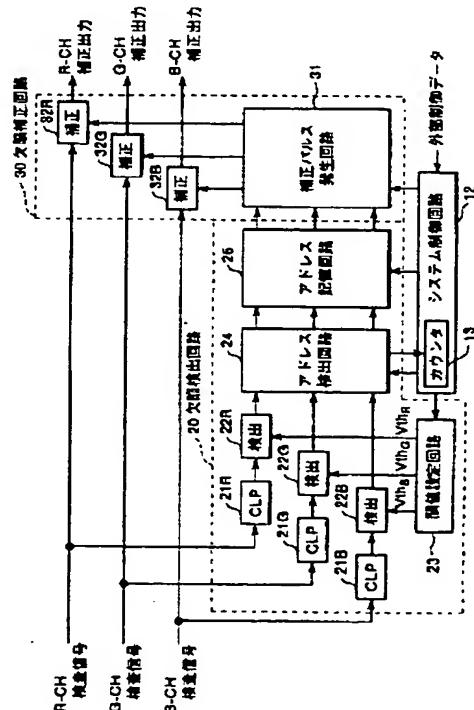
(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 志村 雅之
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(74)代理人 弁理士 舟橋 國則

(54)【発明の名称】 固体撮像素子の欠陥検出回路およびこれを用いた欠陥検出補正回路

(57)【要約】

【課題】 3板式CCDカメラにおいて、欠陥検出の検出感度が各チャンネル間で同じであったため、欠陥アドレスの記憶回路の限られた容量を有効に使用できなかつた。

【解決手段】 3板式CCDカメラにおいて、R、G、BのCCD固体撮像素子の各撮像出力レベルを、閾値設定回路23において各チャンネル間で異なる値に設定された検出閾値 V_{th_R} 、 V_{th_G} 、 V_{th_B} と検出器22R、22G、22Bで比較することにより、各チャンネル毎に異なる検出感度で欠陥画素を検出し、その検出した欠陥画素についてのアドレスデータをアドレス記憶回路25に記憶する一方、補正パルス発生回路31においてアドレス記憶回路25に記憶されたアドレスデータに基づく画素タイミングで欠陥補正パルスを発生し、この欠陥補正パルスに応答して補正回路32R、32G、32Bで欠陥補正を行う。



【特許請求の範囲】

【請求項1】複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に画素欠陥を検出する欠陥検出回路であつて、
欠陥検出の検出感度を各チャンネル間で異ならせたことを特徴とする固体撮像素子の欠陥検出回路。

【請求項2】前記検出感度を外部から与えられる制御データに基づいて各チャンネル毎に設定することを特徴とする請求項1記載の固体撮像素子の欠陥検出回路。

【請求項3】前記複数チャンネル分の固体撮像素子の各撮像出力レベルを検出閾値と比較することによって欠陥検出を行う複数チャンネル分の比較器を有し、前記複数チャンネル分の比較器の各検出閾値が各チャンネル間で異なることを特徴とする請求項1記載の固体撮像素子の欠陥検出回路。

【請求項4】前記複数チャンネル分の固体撮像素子の各画素での信号電荷の蓄積時間が各チャンネル間で異なることを特徴とする請求項1記載の固体撮像素子の欠陥検出回路。

【請求項5】複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に異なる検出感度で画素欠陥を検出する検出回路と、
前記検出回路によって検出された欠陥画素についてのアドレスデータを記憶するアドレス記憶回路と、
前記アドレス記憶回路に記憶されたアドレスデータに基づく画素タイミングで欠陥補正パルスを発生する補正パルス発生回路と、

前記欠陥補正パルスに応答して前記複数チャンネル分の固体撮像素子の各撮像出力に対して欠陥補正を行う補正回路とを備えたことを特徴とする固体撮像素子の欠陥検出補正回路。

【請求項6】前記アドレス記憶回路にアドレスデータが記憶される欠陥画素の個数が各チャンネル間で異なることを特徴とする請求項5記載の固体撮像素子の欠陥検出補正回路。

【請求項7】前記アドレス記憶回路にアドレスデータが記憶される欠陥画素の個数が、各チャンネルの検出感度に応じて設定されることを特徴とする請求項6記載の固体撮像素子の欠陥検出補正回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像素子の画素(点)欠陥を検出する欠陥検出回路およびこれを用いて欠陥補正を行う欠陥検出補正回路に関し、特に多板式CCD(Charge Coupled Device)カメラの信号処理系に用いて適切な欠陥検出回路および欠陥検出補正回路に関する。

【0002】

【従来の技術】CCD等を用いた固体撮像素子では、半導体の局部的な結晶欠陥等によって感度が低下したり、

或いは出荷以降に何らかのストレス要因で発生する傷などに伴って画素欠陥が生じることがあり、このような場合、その画素欠陥に起因して画像白点欠陥が生じ、画質が劣化することが知られている。そのため、CCDカメラの信号処理系には、一般的に、全画素中から欠陥画素を検出してその欠陥画素についての撮像出力を補正するための欠陥検出補正回路が組み込まれている。

【0003】ところで、3板式CCDカメラにおいては、3個のCCD固体撮像素子はそれぞれR(赤)/G(緑)/B(青)の各チャンネルに対応し、これら各チャンネル毎に欠陥検出補正回路が設けられることになる。このとき、信号処理によってカラーのTV(テレビジョン)信号となった際に、各チャンネル毎に同じレベルの欠陥であっても画質への影響が異なる。実際には、Bチャンネルの影響が最も少なく、Gチャンネルの影響が最大となる。したがって、それぞれのチャンネルの欠陥を補正したときの画質への影響度が変わってくる。

【0004】具体的には、信号処理系において、R/G/Bの各信号からカラーTV信号が生成されるとき、輝度信号はテレビジョン方式の規格によって決まるR/G/Bの混合比で合成され、その比率はR:G:B=3:0:59:11となる。したがって、輝度信号に寄与する色信号はBが最も少なく、Gが最も多いことから、画素欠陥が輝度画質に影響を及ぼすのはGが最大となる。さらに、色信号においては帯域も狭いこともあり、画素欠陥が画質に与える影響は輝度信号に比べると少ないといえる。

【0005】

【発明が解決しようとする課題】ところが、従来の欠陥検出補正回路では、各画素での信号電荷の蓄積時間と、欠陥検出の検出閾値Vthによって決定される検出感度が、各チャンネル間で同一に設定されていたため、欠陥があればすべて検出補正されてしまい、欠陥レベルが大きければ寄与の少ないBチャンネルの補正で、欠陥アドレスの記憶回路の限られた容量を占有することが起こり得るという問題があった。

【0006】この問題を避ける方策としては、アナログ信号処理系におけるAGC(Automatic Gain Control)回路のゲインを、各チャンネル毎に個別にコントロールする方策が考えられる。しかしながら、この方策を採った場合には、AGC回路のゲインを欠陥検出時と欠陥補正時とで切り換えないといふ新たな問題が発生することになる。

【0007】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、各チャンネルでの欠陥の画質への影響を考慮した補正を行うことができるとともに、欠陥アドレスの記憶回路の限られた容量を有効に使用可能とした固体撮像素子の欠陥検出回路および欠陥検出補正回路を提供することにある。

【課題を解決するための手段】本発明による欠陥検出回路は、複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に画素欠陥を検出するに当たり、欠陥検出の検出感度を各チャンネル間で異ならせた構成となっている。

【0009】上記構成の欠陥検出回路において、欠陥検出の検出感度を各チャンネル間で異ならせることで、各チャンネル間での検出感度の重み付けを行う。これにより、各チャンネルでの欠陥の画質への影響を考慮した欠陥検出が行える。

【0010】本発明による欠陥検出補正回路は、複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に異なる検出感度で画素欠陥を検出する検出回路と、この検出回路によって検出された欠陥画素についてのアドレスデータを記憶するアドレス記憶回路と、このアドレス記憶回路に記憶されたアドレスデータに基づく画素タイミングで欠陥補正パルスを発生する補正パルス発生回路と、この欠陥補正パルスに応答して複数チャンネル分の固体撮像素子の各撮像出力に対して欠陥補正を行う補正回路とを備えた構成となっている。

【0011】上記構成の欠陥検出補正回路において、チャンネル毎に異なる検出感度で欠陥画素を検出し、そのアドレスデータをアドレス記憶回路に記憶することで、アドレス記憶回路の限られた容量を有効に使用する。そして、このアドレス記憶回路に記憶されたアドレスデータに基づいて欠陥補正を行うことで、各チャンネルでの欠陥の画質への影響を考慮した欠陥補正が行える。その結果、より良好な画質が得られる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態について図面を用いて詳細に説明する。図1は、3板式CCDカメラの一例の概略構成図である。

【0013】図1において、被写体からの像光は、レンズ1および絞り(iris)2を含む光学系を経由した後3色分解プリズム3に入射し、この3色分解プリズム3によってR、G、Bの各光線に分解される。そして、これらR、G、Bの光線は、光学フィルタ4R、4G、4Bを介してR、G、BのCCD固体撮像素子5R、5G、5Bの各撮像面上に結像される。

【0014】タイミングジェネレータ(TG)6は、各種のタイミング信号を適宜発生し、CCD固体撮像素子5R、5G、5Bにおける各画素から垂直転送レジスタへの信号電荷の読み出し、垂直転送レジスタによる垂直転送、水平転送レジスタによる水平転送等の駆動を行う。検出タイミング制御回路7は、後述する欠陥検出の際に、タイミングジェネレータ6によるCCD固体撮像素子5R、5G、5Bの駆動タイミングを制御し、各画素から信号電荷を読み出すまでの蓄積時間を延長することで、本来検出不可能な微細な欠陥信号の検出を可能とする。

【0015】CCD固体撮像素子5R、5G、5Bの各撮像出力は、CDS(Correlated Double Sampling; 相関二重サンプリング)／AGC(Automatic Gain Control; 自動利得制御)回路8R、8G、8Bを経由し、A/D変換器9R、9G、9Bによってデジタル信号に変換された後、本発明に係る欠陥検出補正回路10に供給される。この欠陥検出補正回路10を経たR、G、Bの各撮像出力は、カメラ信号処理回路11で各種の信号処理が施された後ビデオ出力として導出される。システム制御回路12は、例えばマイクロコンピュータからなり、システム全体の制御を司る。

【0016】図2は、本発明に係る欠陥検出補正回路10の一実施形態を示すブロック図である。この欠陥検出補正回路10は、R、G、BのCCD固体撮像素子5R、5G、5Bの各撮像出力を検査信号として取り込み、欠陥画素についての欠陥信号を検出する欠陥検出回路20と、この欠陥検出回路20で検出された欠陥画素についての欠陥信号を補正する欠陥補正回路30とから構成されている。

【0017】欠陥検出回路20は、R、G、Bの各検査信号である3チャンネルの撮像出力レベルを画素単位でクランプするクランプ(CLP)回路21R、21G、21Bと、これらクランプ回路21R、21G、21Bによってクランプされた各撮像出力レベルを、検出閾値V_{thR}、V_{thG}、V_{thB}とそれぞれ比較することによって各チャンネル毎に欠陥画素を検出する検出器22R、22G、22Bと、これら検出器22R、22G、22Bの検出閾値V_{thR}、V_{thG}、V_{thB}を個別に設定する閾値設定回路23と、検出器22R、22G、22Bによって検出された欠陥画素の画面内の絶対位置を示すアドレスを特定するアドレス検出回路24と、このアドレス検出回路24から与えられる欠陥画素のアドレスデータを記憶するアドレス記憶回路25とから構成されている。

【0018】この欠陥検出回路20において、検出器22R、22G、22Bは、例えばデジタル比較器からなり、欠陥と判断すべき比較レベルデータにより欠陥画素を抽出する。アドレス検出回路24は、これら検出器22R、22G、22Bで抽出された欠陥信号から、画面内の欠陥画素のアドレスを特定し、そのアドレスデータをアドレス記憶回路25に記憶する。閾値設定回路23は、R、G、Bの各検出閾値V_{thR}、V_{thG}、V_{thB}を各チャンネル間で異なる値に設定する構成となっている。

【0019】システム制御回路12は、閾値設定回路23で設定される検出閾値V_{thR}、V_{thG}、V_{thB}を外部から与えられる制御データに基づいて各チャンネル毎に制御するとともに、アドレス検出回路24の検出出力に基づいて欠陥画素の検出個数を各チャンネル毎にカウントするカウンタ13を内蔵し、アドレス記憶回路

25に記憶される欠陥画素数を各チャンネル毎に管理する構成となっている。なお、外部制御データのシステム制御回路12への入力は、パラメータの端子入力でも、またマイクロコンピュータによるシリアル通信入力であっても良い。

【0020】一方、欠陥補正回路30は、アドレス記憶回路25から与えられるアドレスデータにより、画面内の欠陥画素の出力されるタイミングで欠陥補正パルスを発生する補正パルス発生回路31と、この補正パルス発生回路31から出力される欠陥補正パルスによってCCD出力中の欠陥画素についての欠陥信号を特定し、例えば、その欠陥信号を周辺画素の画素信号で補間することによって欠陥補正を行うR、G、Bの補正回路32R、32G、32Bとから構成されている。

【0021】次に、上記構成の欠陥検出補正回路10において、システム制御回路12によって管理される欠陥検出および欠陥補正の一連のアルゴリズムについて、図3のフローチャートを用いて図4のタイミングチャートを参照しつつ説明する。ここで、各チャンネルのCCD固体撮像素子5R、5G、5Bは完全に同期して同じ動作をするものとする。また、図4は、フレーム読み出し（フレーム蓄積）モードでのタイミングチャートであり、（A）は通常動作の場合を、（B）は長時間蓄積の場合をそれぞれ示している。

【0022】図4において、VDはNTSC方式TV信号における垂直同期信号、FLDは(EVEN/ODD)判別信号、XSG1、XSG2は各画素から信号電荷を読み出すための読み出しパルス、ST/SPは欠陥検出開始／停止信号（立ち上がりが開始、立ち下がりが停止）、VCLKは垂直転送クロック、S/H OUTはCCD固体撮像素子5R、5G、5Bの撮像出力のサンプルホールド出力、Wパルスは欠陥検出パルスをそれぞれ示している。また、サンプルホールド出力S/H OUTにおいて、パルスaはレベルの小なる欠陥信号、パルスbはレベルの大なる欠陥信号を表している。

【0023】図3のフローチャートにおいて、CCDカメラの電源が投入されると、先ず、レンズ絞り（アイリス）2を閉じてCCD固体撮像素子5R、5G、5Bへの光入射が全く無い全黒の状態とし（ステップS1）、各CCD固体撮像素子5R、5G、5Bに対する読み出しパルスXSG1、XSG2の発生を停止する（ステップS2）。このように、読み出しパルスの発生を停止することで、図4（B）のタイミングチャートから明らかなように、各画素において信号電荷を長時間蓄積できることから、欠陥画素についての欠陥信号を実質的に増幅できるため、欠陥検出の際の検出感度を上げることができることになる。

【0024】次に、CCD固体撮像素子5R、5G、5Bの撮像出力を検査信号としてクランプ回路21R、21G、21Bを介して検出器22R、22G、22Bに

入力し、これら検出器22R、22G、22Bにおいて、閾値設定回路23で各チャンネル毎に設定された検出閾値 V_{th_R} 、 V_{th_G} 、 V_{th_B} と比較し（ステップS3）、検出閾値 V_{th_R} 、 V_{th_G} 、 V_{th_B} 以上の撮像出力レベルに対応する画素を欠陥画素として検出する（ステップS4）。

【0025】続いて、アドレス検出回路24において、検出器22R、22G、22Bの各検出出力に基づいて欠陥画素のアドレスを特定する（ステップS5）。この10とき同時に、システム制御回路12ではカウンタ13によって各チャンネル毎に欠陥画素の検出個数をカウントする（ステップS6）。そして、検出した欠陥画素についてのアドレスデータをアドレス記憶回路25に記憶する（ステップS7）。以上により、欠陥検出のための一連の処理が終了する。

【0026】その後、ステップS8において、欠陥補正を行う必要のある通常の撮像モードへ移行すると判定した場合には、先ず、アドレス記憶回路25から欠陥画素についてのアドレスデータを読み出して補正パルス発生回路31に与える（ステップS9）。補正パルス発生回路31は、アドレス記憶回路25から与えられるアドレスデータにより、画面内の欠陥画素の出力されるタイミングで欠陥補正パルスを発生し（ステップS10）、この欠陥補正パルスをR、G、Bの補正回路32R、32G、32Bに供給する。

【0027】R、G、Bの補正回路32R、32G、32Bは、補正パルス発生回路31から出力される欠陥補正パルスによってCCD出力中の欠陥画素についての欠陥信号を特定し、その欠陥信号を周辺画素、例えば1画素前の撮像出力と置換することによって欠陥補正を行う（ステップS11）。そして、レンズ絞り2が開いているか否かを判断し（ステップS12）、開いていなければ、レンズ絞り2を開いてCCD固体撮像素子5R、5G、5Bへ光を入射させ（ステップS13）、通常の撮像モードへ入る。以降、撮像モードが終了するまで、上述した一連の欠陥補正の処理を繰り返して実行する。

【0028】ところで、先述したように、R、G、Bのそれぞれのチャンネルの欠陥を補正したときの画質への影響度が異なる。このような理由から、本発明においては、R、G、Bの各CCD固体撮像素子5R、5G、5Bの画素欠陥について画質への影響度の大きいチャンネルを優先的に検出し、補正するようしている。すなわち、欠陥検出の検出感度を各チャンネル間で異ならせることにより、各チャンネルに優先度を持たせている。

【0029】ここで、欠陥検出の検出感度は、検出閾値 V_{th_R} 、 V_{th_G} 、 V_{th_B} と、各画素での信号電荷の蓄積時間とによって決定される。そこで、欠陥検出の検出感度を各チャンネル間で異ならせるために、一例として、閾値設定回路23において、検出閾値 V_{th_R} 、50 V_{th_G} 、 V_{th_B} を各チャンネル間で異なる値に設定

する。これらの値は、あらかじめ固定的に設定しても良く、またシステム制御回路2に与えられる外部制御データに基づいて設定するようにしても良い。

【0030】具体的には、画質への影響度がGチャンネルが最も大きく、Bチャンネル最も小さいことから、検出閾値 V_{th_R} , V_{th_G} , V_{th_B} の各値を、 $V_{th_G} < V_{th_R} < V_{th_B}$ の大小関係になるように設定する。これにより、各チャンネルのCCD固体撮像素子5R, 5G, 5Bの欠陥画素についての欠陥レベルが同一であると仮定した場合、Gチャンネルの欠陥画素が最も多く検出され、Bチャンネルの欠陥画素が最も少なく検出されることになる。しかも、検出器22R, 22G, 22Bとしてデジタル比較器を用い、その比較基準データ（検出閾値 V_{th_R} , V_{th_G} , V_{th_B} ）の切り換えを行うようにしたことで、アナログ的な遷移要素を考慮せずに、簡単に検出感度を切り換えることができる。

【0031】また、検出感度を各チャンネル間で異なるための他の例として、CCD固体撮像素子5R, 5G, 5Bの各蓄積時間を各チャンネル間で異なる値に設定する。この蓄積時間は読み出しパルスXSG1, XSG2の発生タイミングで決まることから、タイミングジェネレータ6において、読み出しパルスXSG1, XSG2の発生タイミングを各チャンネル間で異なることで実現できる。これらの値は、あらかじめ固定的に設定しても良く、またシステム制御回路2に与えられる外部制御データに基づいて、検出タイミング制御回路7によって任意に設定するようにしても良い。

【0032】具体的には、画質への影響度がGチャンネルが最も大きく、Bチャンネル最も小さいことから、CCD固体撮像素子5R, 5G, 5Bの各蓄積時間をそれぞれ T_R , T_G , T_B とした場合、 $T_G > T_R > T_B$ の大小関係になるように設定する。これにより、各チャンネルのCCD固体撮像素子5R, 5G, 5Bの欠陥画素についての欠陥レベルが同一であると仮定した場合、実質的に、Gチャンネルの欠陥レベルを一番増幅でき、次にRチャンネル、その後にBチャンネルを増幅することになる。その結果、検出閾値 V_{th_R} , V_{th_G} , V_{th_B} の各値を同一とした場合、Gチャンネルの欠陥画素が最も多く検出され、Bチャンネルの欠陥画素が最も少なく検出されることになる。

【0033】なお、上述した説明では、欠陥検出の検出感度を各チャンネル間で異なるために、検出閾値 V_{th_R} , V_{th_G} , V_{th_B} を各チャンネル間で異なる値に設定するか、CCD固体撮像素子5R, 5G, 5Bの蓄積時間 T_R , T_G , T_B を各チャンネル間で異なる値に設定するとしたが、両方を組み合わせた構成としても良いことは勿論である。

【0034】ところで、アドレス記憶回路25の記憶容量には限界があり、したがってアドレス記憶回路25に

記憶できるアドレス数、即ち欠陥の検出個数（補正個数）も制限されることになる。従来は、この検出個数についても各チャンネル間で同数に設定されていた。これに対し、本発明では、欠陥検出の検出感度を各チャンネル間で異らせたことで、各チャンネル間で欠陥画素の検出個数が異なり、Gチャンネルの欠陥画素が最も多く検出され、Bチャンネルの欠陥画素が最も少なく検出されることから、これに対応してアドレス記憶回路25に記憶できるアドレス数（検出個数）を、各チャンネル間で異なる個数に設定するようとする。

【0035】この検出個数の設定は、システム制御回路12において、固定的に行つても良く、また外部制御データに基づいて行うようにしても良い。システム制御回路12は、アドレス検出回路24の検出出力に基づくカウンタ13のカウント値を各チャンネル毎に管理し、各チャンネル毎に設定された検出個数分だけ欠陥画素についてのアドレスデータをアドレス記憶回路25に記憶する。このとき、各チャンネル毎に、欠陥画素として欠陥レベルの大きいものから設定個数分だけ記憶するようするのが好ましい。

【0036】なお、上記実施形態では、3板式CCDカメラの信号処理系に適用した場合について説明したが、3板式CCDカメラに限定されるものではなく、2板式を含む多板式CCDカメラ全般に適用可能である。

【0037】

【発明の効果】以上説明したように、本発明による欠陥検出回路によれば、複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に画素欠陥を検出するに当たり、欠陥検出の検出感度を各チャンネル間で異らせ、各チャンネル間での検出感度の重み付けを行うようにしたことにより、各チャンネルでの欠陥の画質への影響を考慮した欠陥検出が行えるので、欠陥アドレスの記憶回路の限られた容量を有效地に使用できることになる。

【0038】また、本発明による欠陥検出補正回路によれば、複数チャンネル分の固体撮像素子の各撮像出力に基づいて各チャンネル毎に異なる検出感度で欠陥画素を検出してそのアドレスデータを記憶保持し、このアドレスデータに基づいて欠陥補正を行う構成としたことにより、各チャンネルでの欠陥の画質への影響を考慮した欠陥検出が行えるので、欠陥アドレスの記憶回路の限られた容量を有効に使用でき、しかも各チャンネルでの欠陥の画質への影響を考慮した欠陥補正が行えるので、より良好な画質が得られることになる。

【図面の簡単な説明】

【図1】3板式CCDカメラの一例の概略構成図である。

【図2】本発明の一実施形態を示すブロック図である。

【図3】欠陥検出補正のアルゴリズムを示すフローチャートである。

9

【図4】フレーム読み出しモードでのタイミングチャートである。

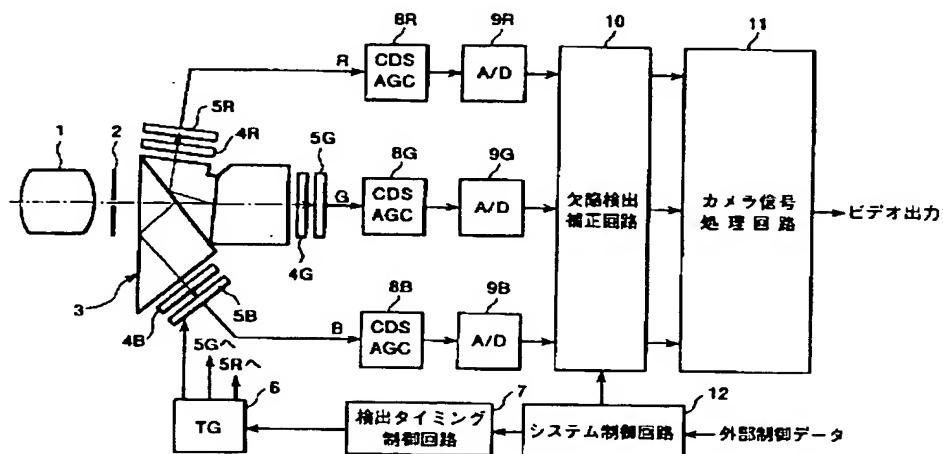
【符号の説明】

1 レンズ	2 絞り(アイリス)	3 3色分解
プリズム		
5R, 5G, 5B CCD固体撮像素子	6 タイミングジェネレータ	
7 検出タイミング制御回路	10 欠陥検出補正回路	
路		

10

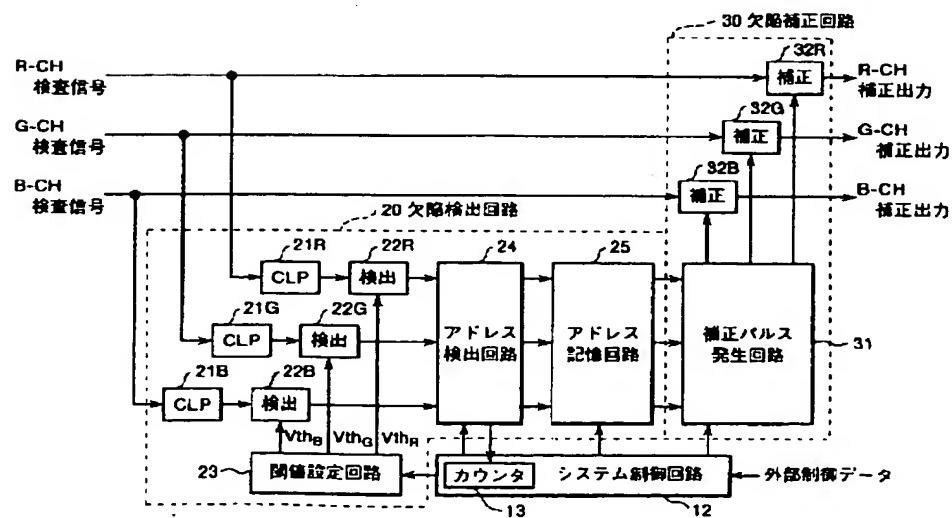
11 カメラ信号処理回路	12 システム制御回路
13 カウンタ	
20 欠陥検出回路	22R, 22G, 22B 検出器
23 閾値設定回路	24 アドレス検出回路 2
5 アドレス記憶回路	
30 欠陥補正回路	31 補正パルス発生回路
32R, 32G, 32B 補正回路	

【図1】



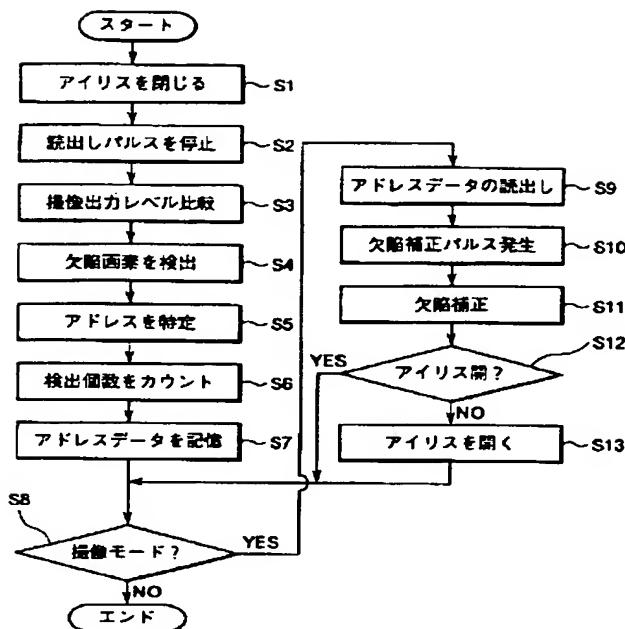
3板式CCDカメラの一例の概略構成図

【図2】

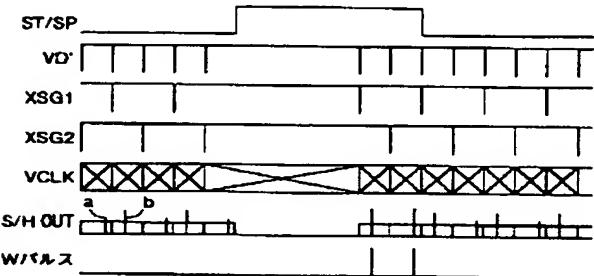
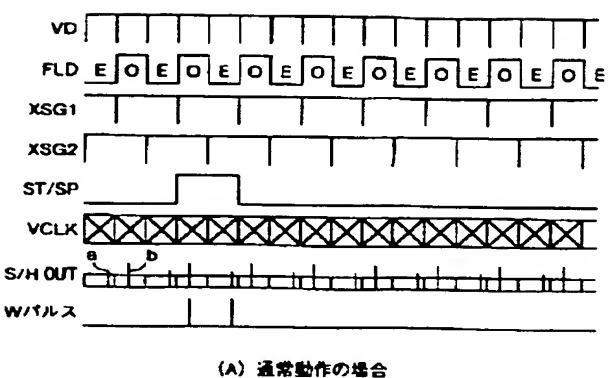


本発明の一実施形態を示すブロック図

【図3】



【図4】



(B) 長時間蓄積の場合

フレーム読み出しモードでのタイミングチャート